

MANUFACTURE OF NITRIDE SEMICONDUCTOR LASER ELEMENT

Patent number: JP2000004066

Publication date: 2000-01-07

Inventor: SANO MASAHIKO; YAMADA TAKAO; SUGIMOTO YASUNOBU; NAKAMURA SHUJI

Applicant: NICHIA CHEM IND LTD

Classification:

- International: H01S5/30

- european:

Application number: JP19980168872 19980616

Priority number(s):

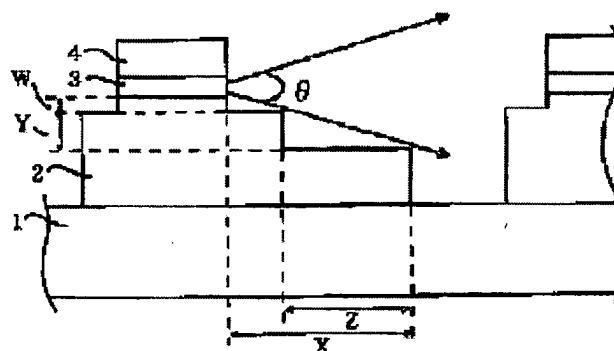
Also published as:

JP2000004066 (A)

Abstract of JP2000004066

PROBLEM TO BE SOLVED: To provide a method for obtaining a laser beam whose far-field pattern is satisfactory and efficiency is good at extracting of the laser beam, and a method for reducing the warpage of a substrate which occurs at grinding, so that grinding and scribing can be easily executed at the cutting of a nitride semiconductor wafer, where sapphire is set to be the substrate into a chip form by making a nitride semiconductor laser into an element.

SOLUTION: Etching is executed from the p-type layer side of a nitride semiconductor wafer, where an n-type layer 2, an active layer 3 and a p-type layer 4 are sequentially stacked on a substrate 1. A first process, in which the surface of the n-type layer is exposed and a resonance face is formed on an etching end face, a second process in which a groove for separating laser chips is formed on the surface of the n-type layer exposed by the first processes and a third process in which the corner part on the surface of the n-type layer, which is located at the upper part of the groove and exposed by the first process, is removed so that a spreading angle of the laser beam which does not become less than 30 degrees.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-4066

(P2000-4066A)

(43)公開日 平成12年1月7日(2000.1.7)

(51)Int.Cl.

H01S 5/30

識別記号

F I

テーマコード(参考)

H01S 3/18

5F073

審査請求 未請求 請求項の数2 OL (全5頁)

(21)出願番号 特願平10-168872

(22)出願日 平成10年6月16日(1998.6.16)

(71)出願人 000226057

日亜化学工業株式会社

徳島県阿南市上中町岡491番地100

(72)発明者 佐野 雅彦

徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

(72)発明者 山田 孝夫

徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

(72)発明者 杉本 康宣

徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内

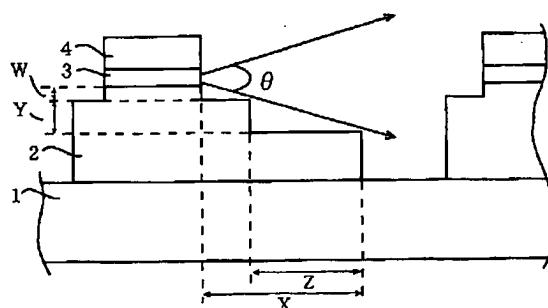
最終頁に続く

(54)【発明の名称】窒化物半導体レーザ素子の製造方法

(57)【要約】

【目的】窒化物半導体レーザの素子化において、レーザ光の取り出しに際し、ファーフィールドパターンが良好で効率のよいレーザ光が得られる方法と、サファイアを基板とする窒化物半導体ウエハーをチップ状にカットするに際し、容易に研磨、スクライビングができるよう、研磨の際に発生する基板の反りを少なくする方法とを提供する。

【構成】基板上にn型層、活性層、p型層が順に積層されてなる窒化物半導体ウエハーのp型層側からエッチングを行い、n型層表面を露出させると共に、エッチング端面に共振面を形成する第一の工程と、第一の工程により露出されたn型層表面に、レーザチップを分離するための溝を形成する第二の工程と、前記溝上部にある第一の工程により露出されたn型層表面の隅部を、レーザ光の広がり角が30°以上となるように除去する第三の工程を行う。



【特許請求の範囲】

【請求項1】基板上にn型層、活性層、p型層が順に積層されてなる窒化物半導体ウエハーのp型層側からエッチングを行い、n型層表面を露出させると共に、エッチング端面に共振面を形成する第一の工程と、第一の工程により露出されたn型層表面に、レーザチップを分離するための溝を形成する第二の工程と、前記溝上部にある第一の工程により露出されたn型層平面の隅部を、レーザ光の広がり角が30°以上となるように除去する第三の工程とを備えることを特徴とする窒化物半導体レーザの製造方法。

【請求項2】図3に示すように、第一の工程において、エッチングを活性層の下にあるn型層まで行い、露出されたn型層の平面と、平面よりも上にある活性層下端面との距離をWとし、第二の工程において形成された溝部端面と前記共振面との距離をXとし、

第三の工程において除去する隅部の厚さをY、レーザ光出射方向の長さをZとしたとき

$$\tan 15^\circ = W / (X - Z) = Y / Z$$

の条件を満たすように各工程を行うことを特徴とする請求項1記載の窒化物半導体レーザの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は窒化物半導体($In_xAl_{1-x}N$ 、 $0 \leq x, 0 \leq y, x+y \leq 1$)よりなるレーザ素子の製造方法に係り、特にエッチングにより形成された共振面から放射されるレーザ光に関して、良好なファーフィールドパターンを有する光の取り出しが可能な窒化物半導体レーザ素子の製造方法に関する。

【0002】

【従来の技術】窒化物半導体レーザ素子には、活性層を含む窒化物半導体層に共振面を形成し、活性層内で増幅された大きな出力のコヒーレント光を共振面から放射するものがある。本発明者等は共振面を有する窒化物半導体レーザ素子として、波長が410nmの短波長レーザ光の連続発振の可能な窒化物半導体レーザ素子を提案している。例えば、App1. Phys. Lett. 69 (1996) 3034、App1. Phys. Lett. 69 (1996) 4056などに記載されている。

【0003】上記本発明者が提案した窒化物半導体レーザ素子は、短波長のレーザ光を放射することができるので、光メモリーの高密度化や大容量化にとって大変有用である。このような窒化物半導体レーザ素子の共振面は、エッチングや劈開、または劈開後に劈開面を研磨すること等により形成される。一般に、窒化物半導体の基板はサファイアやスピネル等ほとんど劈開性のない材料を用いているため、劈開により共振面を形成するのは困難である。また、エッチングは劈開性の有無に関係なく共振面を形成できるので、劈開に比べ比較的容易にしか

も共振面を鏡面状に近い状態で形成しやすい。

【0004】従来の窒化物半導体レーザ素子は、例えば図2のように、基板上に、n型窒化物半導体層(n型層)、活性層、p型窒化物半導体層(p型層)が積層されている。このレーザウエハーに、n電極を形成するためのn型層(例えばコンタクト層)をエッチングにより露出させる際に、同時に共振面を形成している。また、このような窒化物半導体レーザ素子のウエハーのチップ状への分離は、ダイサー或いはスクライバー等の外力によってウエハーを割る装置を用いて行っているが、n型層の露出と同時に共振面を形成しているので、外力によってカットするカット面にn型層が存在しクラックが生じやすい。このクラックが窒化物半導体の結晶性を損ねたり硬度を低下させたり寿命を短くするため、クラック防止として図2に示すように共振面からカット面までの距離を長めに設けている。

【0005】

【発明が解決しようとする課題】しかしながら、図2のように共振面からカット面までの距離を長めに設けてあると、共振面から放射されるレーザ光がこの部分に反射し、ファーフィールドパターンを乱し、光メモリーの高密度化や大容量化に応用するのに必要とされるレーザ光の单一モード化が十分満足いくものではないことがわかった。

【0006】ファーフィールドパターンを良好にするため、単に共振面からカット面までの距離を短くしたのではなく、ウエハーを外力によってカットする際のクラックの防止が不十分となる。また、共振面からカット面までの距離を短くしてもウエハーをカットする際に窒化物半導体にクラックが発生しないようにするために、共振面を形成する際にn型層を残さず基板までエッチングし、カット面のn型層を除去した後にウエハーをカットすることが考えられる。しかし、共振面を形成する際にn型層を残さず基板までエッチングすると、エッチング深さが大きくなり、エッチング条件により共振面が平滑にならずファーフィールドパターンが大きく乱れやすくなる。

【0007】このように共振面が十分に平滑でないと、ファーフィールドパターンを十分に良好な单一モードとすることはできず、光メモリーの高密度化や大容量化としての、レーザビーム径を小さくすることを必要とするDVD光源や、单一モードの光を必要とする光通信分野等への適用を十分満足させることができない。また、半導体レーザ素子をチップ状にカットする際に、まず基板側を研磨して基板を薄くし、次にスクライバーを用いてウエハーを割る。しかしながら、基板側を研磨して基板を薄くする過程において、窒化物半導体層と基板との格子定数差によりウエハーが反り、基板の厚みが80μmより薄くなるとウエハーが割れ易くなる。また反りがでてしまふとスクライビングの過程も困難になる。

【0008】そこで、本発明の目的は、レーザ光のファ

一ファーフィールドパターンが良好で、单一モードのレーザ光が得られ、また素子をチップ状にカットする際に、容易に研磨、スクライビングができるようにする、窒化物半導体レーザ素子の製造方法を提供することである。

【0009】

【課題を解決するための手段】即ち、本発明の目的は以下(1)～(2)の構成によって達成することができる。

(1) 基板上にn型層、活性層、p型層が順に積層されてなる窒化物半導体ウエハーのp型層側からエッチングを行い、n型層表面を露出させると共に、エッティング端面に共振面を形成する第一の工程と、第一の工程により露出されたn型層表面に、レーザチップを分離するための溝を形成する第二の工程と、前記溝上部にある第一の工程により露出されたn型層平面の隅部を、レーザ光の広がり角が30°以上となるように除去する第三の工程とを備えることを特徴とする窒化物半導体レーザ素子の製造方法。

【0010】(2) 図3に示すように、第一の工程において、エッティングを活性層の下にあるn型層まで行い、露出されたn型層の平面と、平面よりも上にある活性層下端面との距離をWとし、第二の工程において形成された溝部端面と前記共振面との距離をXとし、第三の工程において除去する隅部の厚さをY、レーザ光出射方向の長さをZとしたとき

$$\tan 15^\circ = W / (X - Z) = Y / Z$$

の条件を満たすように各工程を行うことを特徴とする前記(1)に記載の窒化物半導体レーザ素子の製造方法。

【0011】

【発明の実施の形態】更に図を用いて本発明を詳細に説明する。図1は基板1上に、n型窒化物半導体層(n型層)2(コンタクト層、光ガイド層及び光閉じこめ層等の積層構造を有する)、活性層3、p型窒化物半導体層(p型層)4(コンタクト層、光ガイド層及び光閉じこめ層等の積層構造を有する)が積層されている窒化物半導体の模式的断面図である(第一の工程)。これを所定のチップサイズになるようなパターンのマスクをかけ、RIE(反応性イオンエッティング)により基板1が露出するまで窒化物半導体201を取り除き、溝を作る(第二の工程)。この溝を作ることで、半導体レーザをチップ化する際に、基板側を研磨して基板1を薄くした際の、窒化物半導体と基板1との格子定数差によるウエハーの反りを小さくすることができ、研磨とその後のスクライバーを用いてウエハーを割る工程を容易にできる。

【0012】図2は第二の工程まで終えたところで、次に第三の工程として、溝201上部にある第一の工程により露出されたn型層平面の隅部202を除去する(第三の工程)。除去する隅部202はダイサーで削っても、またRIE等のエッティングを行っても良い。この隅部202を除去しなければ、出射したレーザが第一の工

程により露出されたn型層平面で反射し、ファーフィールドパターンを乱してしまう。

【0013】図3は図2を拡大した図である。この第三の工程を行って、出射されるレーザの広がり角を30°以上に調整する。具体的には、第一の工程において、露出されたn型層の平面と、平面よりも上にある活性層端面との距離がW、第二の工程において形成された溝部端面と、前記共振面との距離がX、第三の工程において除去する隅部の厚さがY、レーザ出射方向の長さがZとなるように各工程を調整し、これらの関係を $\tan 15^\circ = W / (X - Z) = Y / Z$ とすることで、レーザの広がり角を30°とすることができる。また、30°以上とするときには、それぞれの長さW、Yを大きくすればよい。この広がり角30°のときは、図4のように活性層に垂直な方向のファーフィールドパターンの光強度分布の半値幅30°に相当し、0°で最高値を示す光強度の1/2以上の光を取り出すことができ、もっとも効率が良いといえる。

【0014】本発明において、窒化物半導体の構成や電極等は特に限定されず、いずれの層構成及び形状を有していても良い。

【0015】

【実施例】【実施例1】MOCVD法を用いてサファイア基板上に下記の層構成を形成した。サファイア基板の上に、n型GaNよりなるn型コンタクト層と、n型AlGaNよりなるn型閉じこめ層と、n型AlGaNよりなる光ガイド層と、InGaNよりなる活性層と、p型AlGaNよりなる光閉じこめ層と、p型GaNよりなるp型コンタクト層とを積層したウエハーを作製する。

【0016】次に、n型層を露出させるためのマスクを形成し、SiCl₄ガス、Cl₂ガスを用いてRIEを行う。次にマスク除去後に、所定のチップサイズになるようなパターンのマスクをかけ、RIEによりサファイア基板が露出するまでエッティングを行い、溝を作成する。

【0017】次にマスクを除去後に、最上層のp型コンタクト層にp電極を、露出したn型コンタクト層にn電極を、互いに平行なストライプ形状でそれぞれ形成する。次に電極形成により露出されたn型層平面に、レーザチップを分離させるための溝を形成する。溝形成後、溝部上部にあるn型層平面の隅部を、レーザの広がり角が30°以上となるように、ダイサーを用いて削る。

【0018】最後に基板を100μmの厚さまで研磨した後、スクライビングすることにより、レーザチップを得た。以上のようにして得られたレーザチップを実際に発振させたところ、広がり角が30°以上の良好なファーフィールドパターンを得ることができた。

【実施例2】実施例1において、n型層を露出させる工程において、露出されたn型層の平面と平面よりも上にある活性層端面との距離が1μm(W)、溝を形成する

工程において、形成された溝部端面と前記共振面との距離が $34\mu\text{m}$ (X)、n型層隅部を削る工程において、除去する隅部の厚さが $8\mu\text{m}$ (Y)、レーザ出射方向の長さが $30\mu\text{m}$ (Z)となるように各工程を調整し、これらの関係を $\tan 15^\circ = W / (X - Z) = Y / Z$ とした。その結果、広がり角が 30° となり、良好なファーフィールドパターンを得ることができた。この広がり角 30° は図4のように活性層に垂直な方向のファーフィールドパターンの光強度分布の半値幅301に相当し、 0° で最高値を示す光強度の $1/2$ 以上の光を取り出すことができ、もっとも効率が良い結果を得た。

【0019】

【発明の効果】本発明は、共振面を形成した後に基板を露出させ溝を作り、溝上部にある露出されたn型層平面の隅部を、レーザの広がり角が 30° 以上となるように深さを調整して削ることで、共振面が良好な平滑面となりファーフィールドパターンが良好となる。また、本発明は基板をカットする前にカット面上部のn側層を除去し溝を作っているので研磨の際の基板の反りを小さくすることができ、研磨とスクライビングを容易にすることができる。

【0020】

【図面の簡単な説明】

【0021】

【図1】本発明の製造方法の工程における一実施形態の窒化物半導体の模式的断面図である。

【0022】

【図2】本発明の製造方法の工程における一実施形態の窒化物半導体の模式的断面図である。

【0023】

【図3】本発明の製造方法の工程における一実施形態の窒化物半導体の模式的断面図で、図2を拡大したものである。

【0024】

【図4】本発明の窒化物半導体レーザ素子によるレーザ光のファーフィールドパターンを示す図である。

【0025】

【符号の簡単な説明】

1 …… 基板

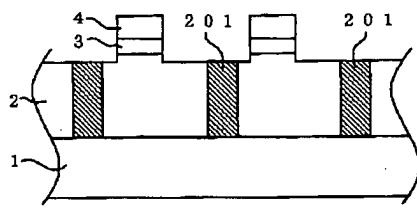
2 …… n側層

3 …… 活性層

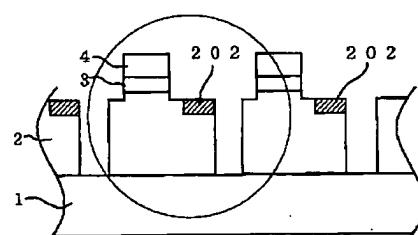
4 …… p側層

301 …… ファーフィールドパターンの半値幅

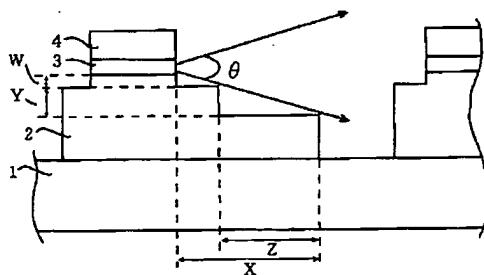
【図1】



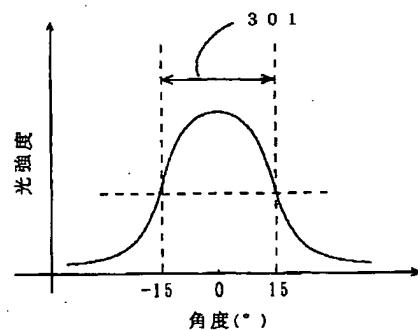
【図2】



【図3】



【図4】



フロントページの続き

(72)発明者 中村 修二
Fターム(参考) 5F073 AA45 CA07 CB05 DA25 EA18
徳島県阿南市上中町岡491番地100 日亜化
学工業株式会社内